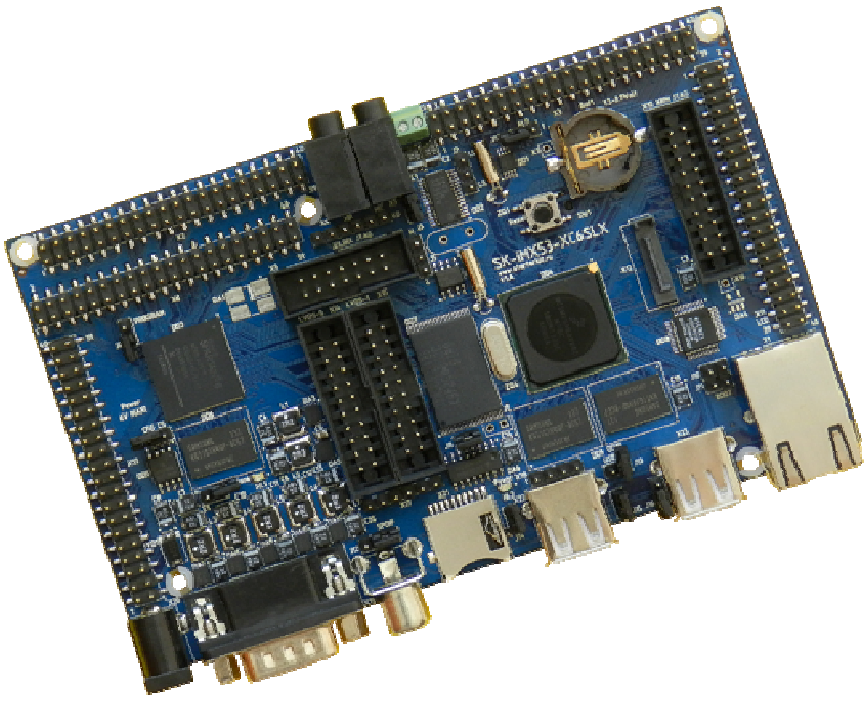
Отладочная плата SK-iMX53-XC6SLX

Инструкция пользователя



SK-iMX53-XC6SLX:

FreeScale iMX536 (ARM Cortex-A8 800МГц, система работает на частоте 1000МГц)
- DDR2 256Мбайт (64Мх32)
- SLC NAND Flash 256Мбайт
- Ethernet 100/10M
- Audio CODEC вход/выход
- TV / Audio SPDIF выход
- 2x uSD разъем
- SATA разъем
- USB Host/Device
- USB Host
- RS232
- CAN PHY
- RTC (часы реального времени), держатель батареи 1220
- JTAG разъем
- Разъемы расширения

Xilinx XC6SLX25 (FPGA 24051 Logic cells)
- DDR2 128Мбайт
- Конфигурационная SPI flash
- Конфигурация FPGA с ARM
- Подключение к внешней шине памяти ARM
- Подключение к MLB интерфейсу ARM
- Разъемы расширения

Возможность прямого подключения:

SK-ATM0700D4-Plug или аналог – модуль расширения LCD TFT 7” панель
SK-TFT1024x768TP-Plug – модуль расширения LCD TFT 8” панель
SK-HDMI-Plug – модуль расширения HDMI выхода
SK-VideoADC-Plug – модуль расширения оцифровки видео сигнала
SK-SIMCOM-Plug – модуль расширения GSM/GPS/3G модулей

Комплект поставки: отладочная плата SK-iMX53-XC6SLX, USB-A-USB-A кабель, RS232 кабель, ссылка для скачивания необходимых материалов.

426000, Россия, г.Ижевск, ул.Телегина д.30
тел.(3412)478-448, +79226802173 e-mail: info@starterkit.ru

1. Общие характеристики

- Напряжение питания: 5-6В (центральная жила разъема), максимум 6В.
- Потребляемый ток платы - до 2А, следует учитывать потребление подключаемой внешней периферии.
- Габариты 138x84x20мм

2. Назначение джамперов

1-ый вывод перемычек и переключающих перемычек помечен квадратной контактной площадкой.

- J1 позволяет выбирать какой из сигналов (VS или FIELD) будет использован модулем CSI в качестве синхросигнала кадровой развертки
- J2 позволяет подключать линейный вход аудио кодека
- J3 позволяет подключить согласующий резистор к CAN линии
- позволяет управлять сигналом FPGA – PROGRAM (инициализация загрузки конфигурации)
- J5 штыревой разъем для подключения линии CAN интерфейса
- J6 позволяет отключить CS сигнал конфигурационной SPI DataFlash
- J7 определяет источник загрузки FPGA, замкнут – SPI DataFlash, разомкнут – ARM
- J8 позволяет исключить NAND Flash из системы, актуально для загрузки по USB
- J12 определяет какой из сигналов, TV или SPDIF, будет подключен к X24
- J13 позволяет управлять уровнем ID сигнала для USB-OTG
- J14 позволяет подключить питание к USB разъему X22 минуя транзисторные каскады управления
- J15 позволяет подключить питание к USB разъему X23 минуя транзисторные каскады управления, следует учесть дальнейшее наличие в цепи J16
- J16 управляет подачей питающего напряжения к X23, ВНИМАНИЕ!!! В режиме работы порта как Device (например, при USB загрузке) должен быть разомкнут

  По умолчанию замкнуты перемычки: J3, J8, J14, J15, J1 – положение 2-3, J12 – положение 2-3

3. Начало работы

Перед началом работы убедитесь в положении джамперов (см. выше), так же следует ознакомиться со всеми материалами имеющих статус «Важная тема» или «Объявление» на форуме starterkit.ru в разделе “Отладочные платы > SK-iMX53-XC6SLX”

Подключите RS232 кабель, идущий в комплекте, к COM порту PC (или USB-COM преобразователю), настройте терминальную программу на используемый COM порт с параметрами 115200 без управления потоком.

Подключите сетевой (Ethernet) кабель, настройте IP адрес сетевой карты PC в диапазоне адресов (кроме адреса 192.168.0.136) 192.168.0.XXX.

Подключите питание, в терминальной программе появятся аналогичные сообщения:

```
U-Boot 2009.08 (May 02 2012 - 13:37:31)
CPU:   Freescale i.MX53 family 2.1V at 1000 MHz
mx53 pll1: 1000MHz
mx53 pll2: 400MHz
mx53 pll3: 432MHz
mx53 pll4: 455MHz
```

```
    ipg clock     : 66666666Hz
    ipg per clock : 33333333Hz
    uart clock    : 66666666Hz
    cspi clock    : 108000000Hz
    ahb clock     : 133333333Hz
    axi_a clock   : 400000000Hz
    axi_b clock   : 200000000Hz
    emi_slow clock: 133333333Hz
    ddr clock     : 400000000Hz
    esdhc1 clock  : 80000000Hz
    esdhc2 clock  : 80000000Hz
    esdhc3 clock  : 80000000Hz
    esdhc4 clock  : 80000000Hz
    nfc clock     : 33333333Hz
    Board: MX53-SK Rev. A
    Boot Reason: [WDOG]
    Boot Device: NAND
    DRAM:  256 MB
    NAND:  Manufacturer      : Samsung (0xec)
    Device Code       : 0xda
    Cell Technology   : SLC
    Chip Size         : 256 MiB
    Pages per Block   : 64
    Page Geometry     : 2048+64
    ECC Strength      : 4 bits
    ECC Size          : 512 B
    Data Setup Time   : 20 ns
    Data Hold Time    : 10 ns
    Address Setup Time: 20 ns
    GPMI Sample Delay : 6 ns
    tREA              : Unknown
    tRLOH             : Unknown
    tRHOH             : Unknown
    Description       : K9F2G08U0A
    Bad block table found at page 131008, version 0x01
    Bad block table found at page 130944, version 0x01
    nand_read_bbt: Bad block at 0x00000a080000
    nand_read_bbt: Bad block at 0x00000ec60000
    256 MiB
    MMC:   FSL_ESDHC: 0
    ** Warning - bad CRC or NAND, using default environment
    In:    serial
    Out:   serial
    Err:   serial
    Net:   FEC0 [PRIME]
    Hit any key to stop autoboot:  3  2  1  0

NAND read: device 0 offset 0x1a00000, size 0x5e0000
    6160384 bytes read: OK
## Booting kernel from Legacy Image at 70800000 ...
   Image Name:   linux-2.6
   Image Type:   ARM Linux Kernel Image (uncompressed)
       Data Size:    2755100 Bytes =  2.6 MB
       Load Address: 70008000
       Entry Point:  70008000
       Verifying Checksum ... OK
       Loading Kernel Image ... OK
    OK
Starting kernel ...
Initializing cgroup subsys cpuset
    Initializing cgroup subsys cpu
    Linux version 2.6.35.3-1129-g691c08a (user@imx535-bld) (gcc version 4.4.1 (Sourcery G++ Lite
2009q3-67) ) #38 PREEMPT Thu Jul 26 01:34:34 UTC 2012
    CPU: ARMv7 Processor [412fc085] revision 5 (ARMv7), cr=10c53c7f
    CPU: VIPT nonaliasing data cache, VIPT nonaliasing instruction cache
    Machine: Freescale MX53 LOCO Board
    Memory policy: ECC disabled, Data cache writeback
    Built 1 zonelists in Zone order, mobility grouping on.  Total pages: 56896
    Kernel  command  line:  noinitrd  console=ttymxc0,115200  ubi.mtd=1  root=ubi0:nandfs  rw
rootfstype=ubifs
    PID hash table entries: 1024 (order: 0, 4096 bytes)
    Dentry cache hash table entries: 32768 (order: 5, 131072 bytes)
    Inode-cache hash table entries: 16384 (order: 4, 65536 bytes)
    allocated 1146880 bytes of page_cgroup
    please try 'cgroup_disable=memory' option if you don't want memory cgroups
    Memory: 224MB = 224MB total
    Memory: 220620k/220620k available, 8756k reserved, 0K highmem
    Virtual kernel memory layout:
        vector  : 0xffff0000 - 0xffff1000   (   4 kB)
        fixmap  : 0xfff00000 - 0xfffe0000   ( 896 kB)
        DMA     : 0xf8e00000 - 0xffe00000   ( 112 MB)
        vmalloc : 0x8e800000 - 0xf4000000   (1624 MB)
        lowmem  : 0x80000000 - 0x8e000000   ( 224 MB)
```

```
    pkmap   : 0x7fe00000 - 0x80000000   (   2 MB)
    modules : 0x7f000000 - 0x7fe00000   (  14 MB)
      .init : 0x80008000 - 0x80029000   ( 132 kB)
      .text : 0x80029000 - 0x804f0000   (4892 kB)
      .data : 0x80512000 - 0x80555440   ( 270 kB)
SLUB: Genslabs=11, HWalign=32, Order=0-3, MinObjects=0, CPUs=1, Nodes=1
Hierarchical RCU implementation.
RCU-based detection of stalled CPUs is disabled.
Verbose stalled-CPUs detection is disabled.
NR_IRQS:368
MXC GPIO hardware
MXC IRQ initialized
MXC_Early serial console at MMIO 0x53fbc000 (options '115200')
bootconsole [ttymxc0] enabled
Console: colour dummy device 80x30
Calibrating delay loop... 999.42 BogoMIPS (lpj=4997120)
pid_max: default: 32768 minimum: 301
Mount-cache hash table entries: 512
Initializing cgroup subsys debug
Initializing cgroup subsys ns
Initializing cgroup subsys cpuacct
Initializing cgroup subsys memory
Initializing cgroup subsys devices
Initializing cgroup subsys freezer
Initializing cgroup subsys blkio
CPU: Testing write buffer coherency: ok
devtmpfs: initialized
regulator: core version 0.5
regulator: dummy:
NET: Registered protocol family 16
i.MX IRAM pool: 128 KB@0x8e840000
IRAM READY
FEC PHY freq 50000000
CPU is i.MX53 Revision 2.1
Using SDMA I.API
MXC DMA API initialized
IMX usb wakeup probe
IMX usb wakeup probe
bio: create slab <bio-0> at 0
SCSI subsystem initialized
usbcore: registered new interface driver usbfs
usbcore: registered new interface driver hub
usbcore: registered new device driver usb
IPU DMFC NORMAL mode: 1(0~1), 5B(4,5), 5F(6,7)
Advanced Linux Sound Architecture Driver Version 1.0.23.
Switching to clocksource mxc_timer1
NET: Registered protocol family 2
IP route cache hash table entries: 2048 (order: 1, 8192 bytes)
TCP established hash table entries: 8192 (order: 4, 65536 bytes)
TCP bind hash table entries: 8192 (order: 3, 32768 bytes)
TCP: Hash tables configured (established 8192 bind 8192)
TCP reno registered
UDP hash table entries: 256 (order: 0, 4096 bytes)
UDP-Lite hash table entries: 256 (order: 0, 4096 bytes)
NET: Registered protocol family 1
RPC: Registered udp transport module.
RPC: Registered tcp transport module.
RPC: Registered tcp NFSv4.1 backchannel transport module.
LPMode driver module loaded
Static Power Management for Freescale i.MX5
PM driver module loaded
sdram autogating driver module loaded
Bus freq driver module loaded
DI0 is primary
mxc_dvfs_core_probe
regulator: get() with no identifier
mxc_dvfs_core_probe: failed to get gp regulator
DVFS driver module loaded
i.MXC CPU frequency driver
regulator: get() with no identifier
mxc_cpufreq_driver_init: failed to get gp regulator
DVFS PER driver module loaded
fuse init (API version 7.14)
msgmni has been set to 430
alg: No test for stdrng (krng)
cryptodev: driver loaded.
io scheduler noop registered
io scheduler deadline registered
io scheduler cfq registered (default)
regulator: get() with no identifier
mxc_ipu mxc_ipu: Channel already disabled 9
mxc_ipu mxc_ipu: Channel already uninitialized 9
Console: switching to colour frame buffer device 100x30
```

```
    mxc_ipu mxc_ipu: Channel already disabled 7
    mxc_ipu mxc_ipu: Channel already uninitialized 7
    mxc_ipu mxc_ipu: Channel already disabled 10
    mxc_ipu mxc_ipu: Channel already uninitialized 10
    Serial: MXC Internal UART driver
    mxcintuart.0: ttymxc0 at MMIO 0x53fbc000 (irq = 31) is a Freescale i.MX
    console [ttymxc0] enabled, bootconsole disabled
console [ttymxc0] enabled, bootconsole disabled
    mxcintuart.1: ttymxc1 at MMIO 0x53fc0000 (irq = 32) is a Freescale i.MX
    mxcintuart.2: ttymxc2 at MMIO 0x5000c000 (irq = 33) is a Freescale i.MX
    mxcintuart.3: ttymxc3 at MMIO 0x53ff0000 (irq = 13) is a Freescale i.MX
    mxcintuart.4: ttymxc4 at MMIO 0x63f90000 (irq = 86) is a Freescale i.MX
loop: module loaded
No sata disk.
NO SATA device is found, relase resource!
MXC MTD nand Driver 3.0
NAND device: Manufacturer ID: 0xec, Chip ID: 0xda (Samsung NAND 256MiB 3,3V 8-bit)
RedBoot partition parsing not available
Creating 2 MTD partitions on "NAND 256MiB 3,3V 8-bit":
0x000000000000-0x000002000000 : "bootloader and kernel"
0x000002000000-0x000010000000 : "nand.rootfs"
UBI: attaching mtd1 to ubi0
UBI: physical eraseblock size:   131072 bytes (128 KiB)
UBI: logical eraseblock size:    129024 bytes
UBI: smallest flash I/O unit:    2048
UBI: sub-page size:              512
UBI: VID header offset:          512 (aligned 512)
UBI: data offset:                2048
UBI: attached mtd1 to ubi0
UBI: MTD device name:            "nand.rootfs"
UBI: MTD device size:            224 MiB
UBI: number of good PEBs:        1786
UBI: number of bad PEBs:         6
UBI: max. allowed volumes:       128
UBI: wear-leveling threshold:    4096
UBI: number of internal volumes: 1
UBI: number of user volumes:     1
UBI: available PEBs:             139
UBI: total number of reserved PEBs: 1647
UBI: number of PEBs reserved for bad PEB handling: 17
UBI: max/mean erase counter: 3/1
UBI: image sequence number: 1757709804
UBI: background thread "ubi_bgt0d" started, PID 945
vcan: Virtual CAN interface driver
flexcan netdevice driver
flexcan imx53-flexcan.0: device registered (reg_base=8ea10000, irq=82)
flexcan imx53-flexcan.1: device registered (reg_base=8ea18000, irq=83)
CAN device driver interface
FEC Ethernet Driver
fec_enet_mii_bus: probed
ehci_hcd: USB 2.0 'Enhanced' Host Controller (EHCI) Driver
fsl-ehci fsl-ehci.0: Freescale On-Chip EHCI Host Controller
fsl-ehci fsl-ehci.0: new USB bus registered, assigned bus number 1
fsl-ehci fsl-ehci.0: irq 18, io base 0x53f80000
fsl-ehci fsl-ehci.0: USB 2.0 started, EHCI 1.00
hub 1-0:1.0: USB hub found
hub 1-0:1.0: 1 port detected
fsl-ehci fsl-ehci.1: Freescale On-Chip EHCI Host Controller
fsl-ehci fsl-ehci.1: new USB bus registered, assigned bus number 2
fsl-ehci fsl-ehci.1: irq 14, io base 0x53f80200
fsl-ehci fsl-ehci.1: USB 2.0 started, EHCI 1.00
hub 2-0:1.0: USB hub found
hub 2-0:1.0: 1 port detected
usbcore: registered new interface driver cdc_acm
cdc_acm: v0.26:USB Abstract Control Model driver for USB modems and ISDN adapters
Initializing USB Mass Storage driver...
usbcore: registered new interface driver usb-storage
USB Mass Storage support registered.
mice: PS/2 mouse device common for all mice
spi0.0 supply vcc not found, using dummy regulator
ads7846 spi0.0: external vREF for ADS7843 not specified
ads7846 spi0.0: touchscreen, irq 214
input: ADS7843 Touchscreen as /class/input/input0
spi1.0 supply vcc not found, using dummy regulator
ads7846 spi1.0: external vREF for ADS7843 not specified
ads7846 spi1.0: touchscreen, irq 211
input: ADS7843 Touchscreen as /class/input/input1
spi2.0 supply vcc not found, using dummy regulator
ads7846 spi2.0: external vREF for ADS7843 not specified
ads7846 spi2.0: touchscreen, irq 166
input: ADS7843 Touchscreen as /class/input/input2
rtc-ds1307 1-0068: rtc core: registered ds1338 as rtc0
rtc-ds1307 1-0068: 56 bytes nvram
```

```
mxc_rtc mxc_rtc.0: rtc core: registered mxc_rtc as rtc1
i2c /dev entries driver
Linux video capture interface: v2.00
mxc_v4l2_output mxc_v4l2_output.0: Registered device video1
APM Battery Driver
MXC WatchDog Driver 2.0
MXC Watchdog # 0 Timer: initial timeout 60 sec
VPU initialized
mxc_asrc registered
mxc_mlb.0 supply VCAM not found, using dummy regulator
gpu mmu enabled
mxsdhci: MXC Secure Digital Host Controller Interface driver
mxsdhci: MXC SDHCI Controller Driver.
mmc0: SDHCI detect irq 167 irq 1 INTERNAL DMA
mxsdhci: MXC SDHCI Controller Driver.
mmc1: SDHCI detect irq 227 irq 2 INTERNAL DMA
usbcore: registered new interface driver usbhid
usbhid: USB HID core driver
No device for DAI tlv320aic23
mxc_spdif mxc_spdif.0: MXC SPDIF Audio Transmitter
No device for codec mxc spdif
No device for DAI mxc spdif
No device for DAI imx-ssi-1-0
No device for DAI imx-ssi-1-1
No device for DAI imx-ssi-2-0
No device for DAI imx-ssi-2-1
No device for DAI imx-spdif-dai
TLV320AIC23 mclk freq 12000000
    AIC23 Audio Codec 0.1
DMA Sound Buffer Allocated: Playback UseIram=1 ext_ram=0 buf->addr=f8018000 buf->area=8e858000
size=24576
DMA Sound Buffer Allocated: Capture  UseIram=1 ext_ram=1 buf->addr=7d2f0000 buf->area=f98ac000
size=24576
asoc: tlv320aic23 <-> imx-ssi-2-0 mapping ok
DMA Sound Buffer Allocated: Playback UseIram=1 ext_ram=1 buf->addr=7d300000 buf->area=f98b2000
size=24576
asoc: mxc spdif <-> imx-spdif-dai mapping ok
ALSA device list:
  #0: imx-3stack (tlv320aic23)
  #1: imx-3stack-spdif (mxc spdif)
TCP cubic registered
NET: Registered protocol family 17
can: controller area network core (rev 20090105 abi 8)
NET: Registered protocol family 29
can: raw protocol (rev 20090105)
can: broadcast manager protocol (rev 20090105 t)
VFP support v0.3: implementor 41 architecture 3 part 30 variant c rev 2
registered taskstats version 1
rtc-ds1307 1-0068: setting system clock to 2012-07-31 13:23:20 UTC (1343741000)
UBIFS: mounted UBI device 0, volume 0, name "nandfs"
UBIFS: file system size:   208373760 bytes (203490 KiB, 198 MiB, 1615 LEBs)
UBIFS: journal size:       10450944 bytes (10206 KiB, 9 MiB, 81 LEBs)
UBIFS: media format:       w4/r0 (latest is w4/r0)
UBIFS: default compressor: lzo
UBIFS: reserved for root:  4952683 bytes (4836 KiB)
VFS: Mounted root (ubifs filesystem) on device 0:13.
devtmpfs: mounted
Freeing init memory: 132K
Init: rm: can't remove '/bin/ip': No such file or directory
    mxc_ipu mxc_ipu: Channel already disabled 7
mxc_ipu mxc_ipu: Channel already uninitialized 7
OK
    Starting logging: OK
    Initializing random number generator... done.
    Starting network...
    eth0: Freescale FEC PHY driver [Micrel KS8001] (mii_bus:phy_addr=0:01, irq=-1)
flexcan imx53-flexcan.0: writing ctrl=0x0b312085
Starting dropbear sshd: OK
    prog pulse done, wait for init
    input file size 801569
    buffer allocated
    file read and closed
    start main loop
    PHY: 0:01 - Link is Up - 100/Full
    nmain loop finished
    FPGA started
    start sequence completed
    buffer freed
    ARM-FPGA interconnection tests of SK-iMX53-XC6SLX board:
    Detect valid FPGA configuration ... detected.
       Testing FPGA Block RAM ... PASSED.
       MicroBlaze selftest DDR2, waiting ready ... PASSED
          MicroBlaze selftest cycles - 1 (first cycle - small area test)
```

```
All ARM-FPGA interconnection tests is PASSED.
Welcome to Buildroot
buildroot login:
```

Что означает, что система успешно загрузилась и готова к работе.

Для входа в консоль введите имя пользователя root, пароль не требуется (других пользователей в системе нет), после чего имеете полный консольный доступ к системе. Так же можно подключиться с помощью Telnet, FTP, HTTP, SSH, сетевой адрес платы 192.168.0.136. При подключении-отключении USB, uSD карт памяти, они будут автоматически монтироваться-размонтироваться в системе.

Если был подключен SK-ATM0700D4-Plug (к любому или обоим LVDS разъемам), на экране появится графическое изображение и сообщение о старте системы, при первой звгрузке, необходимо откалибровать сенсорную панель.

4. Состав ОС Linux

Ядро 2.6.35.3-11, включая драйвера:

- Ethernet
- NAND flash
- SATA
- SD-card
- USB-host
- USB-gadget
- LVDS
- I2C
- SPI
- UART
- RTC
- CAN
- WatchDog
- Frame Buffer
- TP ADS7843
- MLB
- …

5. Способы загрузки и содержимое корневой файловой системы

iMX53X подразумевает различные возможные источники загрузки, на плате предусмотрено два - NAND flash и USB

5.1. NAND flash

NAND flash разбита на две части:

1) 32M – для хранения загрузчиков, ядра ситемы и смтемы загрузки «safe mode»
   0-0x1000000 – область загрузчика
   0x1000000 – 0x1A00000 – область хранения Safe системы (ядро со встроенной корневой ФС)
   0x1A00000 – 0x2000000 – область хранения ядра системы

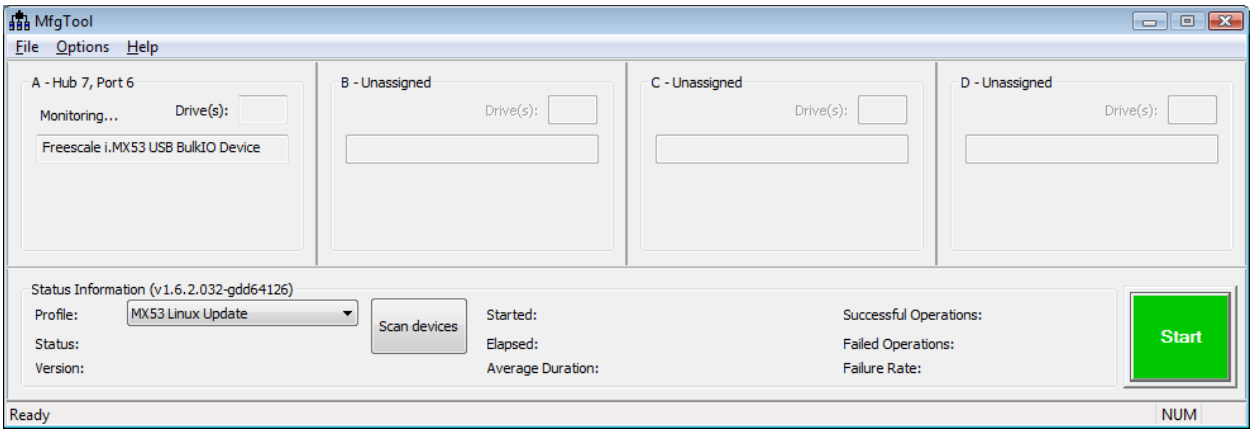
2) 224M – раздел UBI файловой системы, используется в качестве корневой файловой системы

5.2. USB

Загрузчик (нестираемый, располагаемый в самом процессоре), в случае отсутствия приложения на NAND flash (или разомкнут джампер «NAND CS»), переходит в режим загрузки по USB, для взаимодействия используется утилита MfgTool (из комплекта материалов к плате).

5.2.1 MFgTool

Распакуйте архив с программой, подключите плату USB кабелем к разъему X23 (J16 разомкнут!) с разорваным джампером «NAND CS» (J8) , включите питание. Далее необходимо установить драйвер из папки Drivers. Затем необходимо определить USB порт через который программа должна взаимодействовать – нажать кнопку «Scan devices». В результате манипуляций, при подключении платы, утилита MfgTool должна определять «FreeScale iMX53 USB BulkIO Device»:



Для загрузки достаточно будет выбрать профиль «MX53 Linux Update» и нажать кнопку «Start»

6. Корневая файловая система

Корневая файловая система (ФС), в поставляемом варианте платы, хранится в NAND flash и монтируется во время загрузки, поэтому, следует внимательней относится к изменениям в скриптах загрузки системы.

Корневая ФС содержит набор базовых приложений (большинство из которых являются реализацией мультифункционального приложения BusyBox), содержит:

- HTTPD – сервер HTTP
- FTPD – сервер FTP
- Telnetd – сервер Telnet
- TFTP – утилита приема-передачи файлов по TFTP протоколу
- Z-modem утилиты (для обмена файлами через COM порт
- Microcom – терминальная программа
- TS-lib – набор утилит для операций с сенсорной панелью
- Memtester – тест памяти
- Mplayer – медиа-проигрыватель
- MC – файловый менеджер

- Qt
- X11
- …

На случай аварии корневой файловой системы, предусмотрен режим «Safe boot», для его активации необходимо прервать загрузку в U-boot (нажав на любую клавишу) и выполнить команду «run safe_boot». Загрузится образ системы, в котором корневая ФС расположена в памяти и можно будет приступить к ремонту основной корневой ФС, например, запустить скрипт «install_rootfs» (предварительно записав на первый раздел uSD карты архив корневой ФС rootfs.tar.gz), в результате работы которого будет заново отформатирован второй раздел NAND flash.

7. Виртуальная машина VMware

Для сборки ядра и корневой ФС используется виртуальная машина VMware с установленной ОС Ubuntu, в состав которой входят все исходные тексты, компилятор и утилиты для сборки (toolchain), скрипты. Так же в виртуальной машине установлены и настроены сервисы для удобства взаимодействия с «материнской» ОС и отладочной платой: SSH, FTP, TFTP, Samba (доступ к файлам по сети Microsoft).

Разархивируйте файл “ SK-iM53-XC6SLX_linux_build_machine.rar“, установите VMware-player или VMware, откройте и проект виртуальной машины.

Для работы необходимо настроить сетевые интерфейсы (появляющиеся после установки VMware), присвоив им описываемые ниже IP адреса:

Eth0 (Bridget) с адресом 192.168.0.2, задуман для взаимодействие с платой, для загрузки образов по TFTP ... Т.е. для нормальной работы, потребуется присвоить IP адрес PC сетевой карты (к которой подключается отладочная плата) 192.168.0.1

Eth1 (Host-only) с адресом 192.168.2.2, задуман для взаимодействия с PC (т.к. Bridget интерфейс отключается при физически отключенном сетевом кабеле, в случае с прямым подключением платы к PC), в частности, для возможности копирования файлов из виртуальной системы. В свойствах сетевых устройств, этому виртуальному адаптеру нужно присвоить IP 192.168.2.1

После правильной настройки (и с подключенной платой) должны успешно проходить PING с PC по адресам 192.168.2.2, 192.168.0.2, 192.168.0.136.

После загрузки виртуальной машины ее не обязательно выключать, достаточно будет нажать кнопку паузы и во время следующего сеанса работы не придется ждать загрузки виртуальной ОС, но при этом, в некоторых случаях, нужно следить за системными временем, особенно при копировании новых файлов (имеющих более позднюю дату создания относительно системы) для сборки.

По умолчанию, в системе присутствует два пользователя:

- user, пароль 123456

Суперпользователя root в виртуальной машине нет, для действий с его привилегиями можно пользоваться командами su или sudo.

После входа переключаемся на консоль (Ctrl+Alt+F(1-6)) (потребуется в опциях VMware освободить сочетание клавиш Ctrl+Alt - по умолчанию это выход из окна виртуальной машины), запускаем MidnightComander (mc).

Основная рабочая папка /home/user/src, содержимое:

- kernel – содержит ядро системы, в корневой директории ядра лежат скрипты:
  menuconfig_safe – служит для конфигурирования ядра Safe системы
  menuconfig_nand – служит для конфигурирования ядра системы штатной загрузки
  build_safe_system – служит для сборки Safe системы
  build_with_nand_rootfs – служит для сборки ядра штатной загрузки
- rootfs/nand_fs – содержит корневую систему штатной загрузки собираемую с помошью buildroot, скрипт **build_system** собирает корневую ФС и копирует ее архив в /home/user/tftp папку. Для конфигурирования содержимого необходимо выполнить «make menuconfig», для сборки достаточно выполнить make.
- rootfs/safe_fs – содержит корневую систему для safe загрузки, Для конфигурирования содержимого необходимо выполнить «make menuconfig», для сборки достаточно выполнить make.
- u-boot – содержит загрузчик системы, в корневой директории лежат скрипты:
  build.sh – собирает u-boot для загрузки системы с NAND flash и копирует бинарный образ в /home/user/tftp папку
  build_mfg.sh – собирает u-boot для загрузки системы через USB и копирует бинарный образ в /home/user/tftp папку
- utils – содержит дополнительные утилиты и скрипты

Например, необходимо обновить ядро Linux, для этого:

- запускаем скрипт /home/user/src/kernel/linux-2.6.XX/build_with_nand_rootfs
- включаем/перезагружаем плату с подключенным Ethernet и RS232 кабелями
- прерываем в u-boot процесс загрузки нажатием любой клавишы
- выполняем “run system_update”

8. Общий принцип работы системы

После подачи питания (перезагрузки), процессор запускает первичный загрузчик (находится во внутренней не перепрограммируемой ROM) и по определенному алгоритму определяет наличие исполняемого кода во внешних носителях. Если приложение не найдено, процессор остается в режиме, который подразумевает взаимодействие с ним утилиты MfgTool.

Поскольку внешняя DDR2 (или любая другая память не инициализирована), первое запускаемое приложение должно быть загрузчиком. Это приложение (загрузчик u-boot) в первую очередь должен проинициализировать внешнюю память (например, правильно настроить параметры DDR2), скопировать исполняемое приложение из внешней Flash памяти во внешнюю DDR2 память и передать ему управление.

Загрузчик u-boot обладает обширными возможностями, например, он умеет копировать файлы по TFTP, SD или SATA, поддерживает целый набор команд и режимов. В переменных окружения u-boot есть команда запуска, в которой указано, по какому адресу NAND flash следует прочитать образ ядра, куда этот образ памяти записать и по какому адресу запустить. Следующие сообщения консоли иллюстрируют этот процесс:

```
NAND read: device 0 offset 0x1000000, size 0xa00000
 10485760 bytes read: OK
## Booting kernel from Legacy Image at 70800000 ...
```

Перед запуском ядра Linux, оно первым делом проверяет контрольную сумму собственного архива и распаковывает себя (в случае safe загрузки, ядро включает в себя еще корневую ФС), иллюстрация:

```
## Booting kernel from Legacy Image at 70800000 ...
   Image Name:   linux-2.6
   Image Type:   ARM Linux Kernel Image (uncompressed)
   Data Size:    2455412 Bytes =  2.3 MB
   Load Address: 70008000
   Entry Point:  70008000
   Verifying Checksum ... OK
   Loading Kernel Image ... OK
OK
Starting kernel ...
```

Далее идет инициализация всей системы, драйверов, файловых систем, после чего управление передается скрипту начального запуска, который, в свою очередь, запускает утилиту конфигурирования FPGA, утилиту тестированиявзаимодействия с FPGA.

9. Общий принцип работы системы

Загрузку конфигурации в FPGA может осуществлять ARMпроцессор, т.е. для конфигурирования FPGA не потребуются специальные кабеля и специальные внешние микросхемы хранения конфигурации. В составе корневой ФС присутствует утилита для загрузки FPGA - «fpga_loader», аргументом запуска которой является стандартный BIT файл. По завершении работы «fpga_loader» должен загореться светодиод HL1 «Done», что символизирует успешную загрузку конфигурации. Часть лога системы, демонстрирующий работу утилиты:

```
prog pulse done, wait for init
input file size 801569
buffer allocated
file read and closed
start main loop
nmain loop finished
FPGA started
start sequence completed
buffer freed
```

Для принудительного обновления конфигурации FPGA достаточно запустить скрипт «fpga_load» и пердварительно обновить (если необходимо) файл конфигурации в корневой ФС самой платы /lib/firmware/fpga.bit.

По умолчанию, в FPGA загружается демонстрационный проект на основе синтезируемго процессора MicroBlaze, который тестирует DDR2 память подключенную к FPGA и передает результаты теста ARM процессору. Так же демонстрационный проект содержит блочную память, дополнительные регистры с возможностью чтения-заиси, все сингналы ввода-вывода подключаемые к внешним разъемам выстроены в один большой сдвиговый регистр.

В составе корневой ФС есть утилита для тестирования взаимодействия с FPGA – «fpga_test», алгоритм работы:

- читает регист-преамбулу, тем самым определяет, что FPGA содержит демонстрационную конфигурацию
- тестирует шину данных – записывает в блочную память FPGA последовательность случайных чисел и контрольную сумму, в последствии считывает и сравнивает суммы
- считывает и показывает результаты тестов MicroBlaze

Часть сообщений системы демонстрирующий работу утилиты:

```
ARM-FPGA interconnection tests of SK-iMX53-XC6SLX board:
Detect valid FPGA configuration ... detected.
   Testing FPGA Block RAM ... PASSED.
   MicroBlaze selftest DDR2, waiting ready ... PASSED
      MicroBlaze selftest cycles - 1 (first cycle - small area test)
```

```
All ARM-FPGA interconnection tests is PASSED.
```

Если предварительно подключить модуль расширения SK-Ethernet-Plug к разъему X13, подключить RS232 кабель к PC, запустить и настроить терминальную программу на скорость 115200 без управления потоком, можно будет наблюдать результат работы программы MicroBlaze:

```
--Starting Memory Test Application--
NOTE: This application runs with D-Cache disabled.As a result, cacheline requests will not
be generated
Testing memory region: MCB_DDR2
    Memory Controller: mpmc
         Base Address: 0x88000000
                 Size: 0x08000000 bytes
               Tested: 0x00100000 bytes
          32-bit test: PASSED!
          16-bit test: PASSED!
           8-bit test: PASSED!
 Tests counter  : 0x00000001
 Errors detected: 0x00000000
Testing memory region: MCB_DDR2
    Memory Controller: mpmc
         Base Address: 0x88000000
                 Size: 0x08000000 bytes
               Tested: 0x08000000 bytes
          32-bit test: PASSED!
          16-bit test: PASSED!
           8-bit test: PASSED!
 Tests counter  : 0x00000002
 Errors detected: 0x00000000
```

Так же предусмотрена возможность конфигурирования FPGA с внешней микросхемы SPI DataFlash, для этого должны быть замкнуты J6 и J7, после кратковременного замыкания-размыкания J4 (или после включения питания) FPGA загрузит конфигурацию.